

Charge control apparatus and electronic apparatus provided with such a control apparatus.

Publication number: JP5284659

Publication date: 1993-10-29

Inventor:

Applicant:

Classification:

- international: **H02H7/18; H02J7/00; H02J7/04; H02J7/10; H02J7/34; H02J9/06; H02H7/18; H02J7/00; H02J7/04; H02J7/10; H02J7/34; H02J9/06; (IPC1-7): H02J7/00; H02J7/04**

- European: **H02J7/00M10C3; H02J7/34; H02J9/06**

Application number: JP19920077364 19920331

Priority number(s): JP19920077364 19920331

Also published as:



EP0564417 (A1)

US5448153 (A1)

EP0564417 (B1)

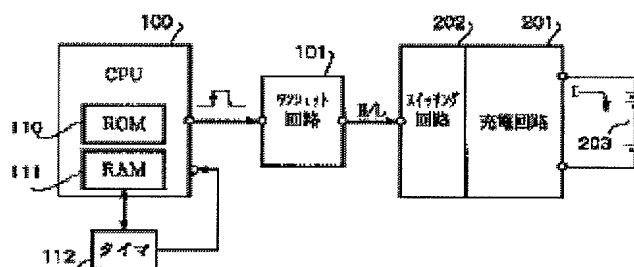
AU667514B (B2)

[Report a data error here](#)

Abstract of JP5284659

PURPOSE: To obtain an electronic appliance in which a battery is protected against overcharge by interrupting charging current supply to the battery upon malfunction of charging control circuit and charging operation is not interrupted even upon provision of an initializing signal from an external appliance being connected thereto.

CONSTITUTION: A CPU 100 outputs control signals at a predetermined period and when the control signals are inputted at the predetermined period, a one-shot circuit 101 outputs a signal having a predetermined level. A charging circuit 201 controls charging current supply to a battery 203 depending on the level of the signal. When charging of battery is designated, other electronic appliance designates a charge control circuit to begin charging operation and prohibits interruption of an initializing signal from an external appliance.



Data supplied from the **esp@cenet** database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-284659

(43) 公開日 平成5年(1993)10月29日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 2 J 7/00	S	9060-5G		
7/04	A	9060-5G		

審査請求 未請求 請求項の数3 (全 15 頁)

(21) 出願番号 特願平4-77364

(22) 出願日 平成4年(1992)3月31日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 池田 哲人

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72) 発明者 兼子 雄一

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72) 発明者 荒川 淳一

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(74) 代理人 弁理士 大塚 康徳 (外1名)

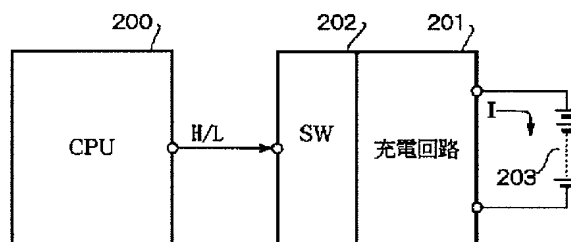
最終頁に続く

(54) 【発明の名称】 充電制御方法及び装置及び前記充電制御装置を備えた電子機器

(57) 【要約】

【目的】 充電を制御する回路が制御不能になった場合、電池への充電電流を遮断して電池の過充電を防止できる充電制御方法及び装置を提供することを目的とする。又、接続されている外部機器よりの初期化信号が入力された場合でも、電池の充電処理を中断しない電子機器を提供することを目的とする。

【構成】 CPU 100より所定の周期で制御信号を出力し、その制御信号が前記所定の周期で入力される時に、ワンショット回路101は所定レベルの信号を出力する。この信号の信号レベルに応じて充電回路201により、電池への充電電流が制御される。又他の発明の電子機器では、電池の充電が指示されると、充電制御回路に充電動作の開始を指示するとともに、外部機器よりの初期化信号による割込みを禁止する。



1

2

【特許請求の範囲】

【請求項1】 電池を充電するための充電制御装置であって、
所定の周期で制御信号を出力する制御手段と、
前記制御手段よりの制御信号が前記所定の周期で入力される時に所定レベルの信号を出力する信号出力手段と、
前記信号出力手段より出力される信号の信号レベルに応じて電池への充電電流を制御する充電手段と、
を有することを特徴とする充電制御装置。

【請求項2】 電池を充電するための充電制御方法であって、
所定の周期で制御信号が入力される時に所定レベルの信号を出力する工程と、
その出力される信号の信号レベルに応じて電池への充電電流をオン・オフする工程と、
を有することを特徴とする充電制御方法。

【請求項3】 機器内部に電池を充電するための充電制御回路を有する電子機器であって、
電池の充電を指示する指示手段と、
前記指示手段により充電が指示されると前記充電制御回路に充電動作の開始を指示する充電手段と、
接続されている外部機器よりの初期化信号による割込みを禁止する割込み禁止手段と、
を有することを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、例えば2次電池等の充電可能な電池を充電するための充電制御方法及び装置及び前記充電制御装置を備えた電子機器に関するものである。

【0002】

【従来の技術】一般に携帯可能な電子機器等では、商用電源だけでなく電池でも機器を駆動できるように、充電することにより繰返し使用可能な2次電池を機器内に装着している。例えば、ホストコンピュータから転送される画像データに応じて記録材上に画像を記録するプリンタ等においても、小型、軽量化が図られるとともに、商用電源だけでなく電池でも装置駆動が可能な用になってきている。そして、このような2次電池は、プリンタ等の機器内に設けられている充電回路或いは専用の充電器等によって充電される。機器内に設けられている充電回路における充電の開始及び停止は、その充電回路内に充電を開始もしくは停止させるスイッチング回路を設け、CPUの出力ポートからの信号のレベルに応じて、そのスイッチング回路をコントロールすることにより行っている。

【0003】図2は、このような充電制御回路の一般的な構成を示す図である。

【0004】図2において、充電を開始する場合、CPU200の出力ポートを、例えばハイレベルにした場合

にスイッチング回路202が動作して、充電回路201により2次電池203に充電電流が流れて充電され、出力ポートより出力される信号がロウレベルになるとスイッチング回路202により充電回路201による充電が停止されるものとする。

【0005】

【発明が解決しようとする課題】このように上記従来例では、2次電池の充電の開始および停止は、CPU200の出力ポートより出力される信号レベルに対応して一義的に決定されるため、例えばCPU200が何らかの理由により暴走したような場合は、出力ポートより出力される信号レベルが不定となり、2次電池203の充電の開始及び停止が制御できなくなる。この場合特に、CPU200の出力ポートより出力される信号レベルがロウレベルになった場合は危険はないが、ハイレベルの状態を保持し続けた場合は、充電回路201より電流が供給されるかぎり2次電池203が充電され続けることになり、その結果、2次電池203は過充電状態に陥ってしまう。このような過充電になると、2次電池203の寿命を短くするだけでなく、2次電池203が発熱し非常に危険な状態になるという問題があった。又、このようなプリンタにおいては、ホストコンピュータより周辺機器を初期化するために出力される初期化信号により割り込みを発生し、現在実行中の処理を中断して初期化処理を行う。このため、例えばプリンタが2次電池の充電動作を実行している時に、この初期化信号がホストより入力されると、プリンタのオペレータの意思に反してその充電処理を途中で中断して初期化処理を行ってしまい、ホストコンピュータから転送される情報を受信可能な状態で待機していた。

【0006】本発明は上記従来例に鑑みてなされたもので、充電を制御する回路が制御不能になった場合、電池への充電電流を遮断して電池の過充電を防止できる充電制御方法及び装置を提供することを目的とする。

【0007】又本発明は上記従来例に鑑みてなされたもので、接続されている外部機器よりの初期化信号が入力された場合でも、電池の充電処理を中断しない電子機器を提供することを目的とする。

【0008】

【課題を解決するための手段】上記目的を達成するために本発明の充電制御装置は以下の様な構成を備える。即ち、電池を充電するための充電制御装置であって、所定の周期で制御信号を出力する制御手段と、前記制御手段よりの制御信号が前記所定の周期で入力される時に所定レベルの信号を出力する信号出力手段と、前記信号出力手段より出力される信号の信号レベルに応じて電池への充電電流を制御する充電手段とを有する。

【0009】上記目的を達成するために本発明の充電制御方法は以下の様な工程を備える。即ち、電池を充電するための充電制御方法であって、所定の周期で制御信号

が入力される時に所定レベルの信号を出力する工程と、その出力される信号の信号レベルに応じて電池への充電電流をオン・オフする工程とを有する。

【0010】上記目的を達成するために本発明の電子機器は以下の様な構成を備える。即ち、機器内部に電池を充電するための充電制御回路を有する電子機器であって、電池の充電を指示する指示手段と、前記指示手段により充電が指示されると前記充電制御回路に充電動作の開始を指示する充電手段と、接続されている外部機器よりの初期化信号による割込みを禁止する割込み禁止手段とを有する。

【0011】

【作用】以上の構成において、所定の周期で制御信号を出力し、その制御信号が前記所定の周期で信号出力手段に入力される時に、信号出力手段は所定レベルの信号を出力する。この信号出力手段より出力される信号の信号レベルに応じて電池への充電電流が制御される。

【0012】又他の発明の電子機器では、電池の充電が指示されると、充電制御回路に充電動作の開始を指示するとともに、外部機器よりの初期化信号による割込みを禁止する。

【0013】

【実施例】以下、添付図面を参照して本発明の好適な実施例を詳細に説明する。

【0014】図1は本実施例の充電回路と2次電池及びCPUとの接続を示す図で、図2に示す従来の充電制御回路と共通する部分は同じ番号で示している。

【0015】図1において、100は充電の制御を行うCPUであり、101はCPU100から入力されるパルス信号をトリガとし、充電の制御信号を出力するためのリトリガブル・ワンショットマルチバイブレータ（以下、ワンショット回路）である。202はスイッチング回路で、ワンショット回路101よりの充電制御信号の出力信号のレベルに応じて充電を開始もしくは停止させている。201は2次電池203に充電するための充電回路である。110は図3及び図4のフローチャートで示されたCPU100の制御プログラムや各種データを記憶しているROM、111はCPU100のワークエリアとして使用されるとともに、後述する充電フラグ等を設けているRAMである。112はプログラマブルタイマで、CPU100により設定された時間周期でCPU100に割込み信号を出力する。

【0016】図1の回路における動作を説明すると、まず、充電を行わない場合は、CPU100の出力はハイレベル又はロウレベルのレベル信号に固定されている。この場合、ワンショット回路101の出力は通常ロウレベルであり、スイッチング回路202は動作しないため、2次電池203への充電は行われない。

【0017】2次電池203への充電を行う場合は、まずCPU100はタイマ112にワンショット回路10

1より出力されるワンショットパルス幅よりも短い周期の時間値をセットし、このタイマ112より入力されるタイマ割込みに同期してワンショット回路101にパルス信号を発生する。このパルス信号がワンショット回路101に入力されることにより、そのパルス信号の立上りもしくは立下りエッジをトリガにしてワンショット回路101の出力はロウレベルからハイレベルに変化する。そして、このCPU100よりのパルス信号が定期的にワンショット回路101に入力され続ける限り、このワンショット回路101はリトリガされるため、ワンショット回路101の出力はハイレベルを保持することになる。これによりスイッチング回路202は、その出力がハイレベルの間に充電回路201を作動させるため、2次電池203は充電回路201により充電されることになる。

【0018】もし、CPU100が暴走した場合を考えると、暴走状態では、タイマ112よりの割込みの受け付け等が不可能になると考えられるため、もはやCPU100は定期的なパルス信号をワンショット回路101に供給し続けられなくなる。これにより、ワンショット回路101のリトリガが行えなくなってワンショット回路101の出力は、一定期間の後に出力がハイレベルからロウレベルになる。こうしてスイッチング回路202により充電回路201が停止されて、2次電池203への充電が停止する。

【0019】図3はCPU100による充電処理を示すフローチャート、図4はタイマ112による割込み処理を示すフローチャートである。

【0020】まず図3のフローチャートを基に説明すると、ステップS1で所定のキースイッチ等の入力により2次電池203の充電の指示が入力されるか、或いは2次電池の電圧チェック等に基づくCPU100の判断により2次電池203の充電を行うと判断するとステップS2に進み、RAM111の充電フラグをオンにする。次にステップS3に進み、タイマ112に時間値をセットする。この時間値は、ワンショット回路101より出力されるワンショットパルスの時間幅よりも短い時間値である。そしてステップS4でインタラプトをイネーブルにして処理を終了する。一方、ステップS1で充電を行わないと判断するとステップS5に進み、RAM111の充電フラグをオフにして処理を終了する。

【0021】次に図4のフローチャートを参照して、タイマ112による割込み処理を説明する。

【0022】ステップS10で割込みが発生するとステップS11に進み、RAM111の充電フラグがオンかどうかをみる。この充電フラグがオフであれば何もせず、ステップS13でインタラプトをイネーブルにして元のメイン処理に戻る。

【0023】一方、ステップS11で充電フラグがオンであればステップS12に進み、ワンショット回路10

1にパルス信号を出力する。これにより、ワンショット回路101はトリガされて、その出力信号レベルをハイレベルにする。この割込み処理がワンショット回路101の出力パルス時間幅内に繰返されることにより、ワンショット回路101は再トリガされてその出力信号レベルをハイレベルに保持し続ける。

【0024】尚、ここではCPU100はタイマ112よりの割込み信号により発生するタイマインタラプトに基づいてワンショット回路101にパルス信号を出力するようにしたが、本発明はこれに限定されるものでなく、例えばCPU100がタイマ112の状態をセンシングしてワンショット回路101へのパルス信号を出力するタイミングかどうかを判定しても良い。又、或いはタイマ112を使用せずに、プログラムにより時間が経過したかを判断してワンショット回路101にパルス信号を出力するようにしても良い。

【0025】図5に本発明の第2の実施例の充電制御回路の構成を示す図で、前述の図面と共通する部分は同じ番号で示し、それらの説明を省略する。

【0026】501はワンショット回路101の出力によりコントロールされるスイッチング素子で、ここでは充電回路201から出力される充電電流が流れる配線の途中に配備されている。

【0027】図5に示す回路における充電動作を説明すると、CPU100aから充電開始を指示するための出力信号が出力ポート1から出力される。この信号はハイレベルもしくはロウレベルの信号であり、これにより充電回路201から2次電池203へ充電電流が流れ始める。この時、同時にCPU100aのポート2からワンショット回路101に定期的にパルス信号を入力する。そして、このパルス信号が定期的にワンショット回路101に入力されている間のみワンショット回路101の出力信号はハイレベルを保持し続けるため、充電回路201から2次電池203までの間の配線中にあるスイッチング素子501を動作させて配線を閉じる。これにより充電回路201よりの充電電流が2次電池203に供給され、2次電池203が充電される。

【0028】この実施例では、CPU100aのポート2より出力されるパルス信号は、充電中でない時であっても常に充電回路201に出力してもさしつかえない。またこの場合も、前述の実施例と同様の理由により、CPU100aが暴走した場合は、ワンショット回路101へのパルス信号が定期的に出力されなくなるため、2次電池203への充電が自動的に停止される。

【0029】尚、この場合のCPU100aの動作は、図3のフローチャートにおいて、ステップS2とステップS3の間に、出力ポート1より充電回路201充電開始を指示する信号を出力することにより達成される。

【0030】図6は本発明の第3実施例の充電制御回路の構成を示すブロック図で、前述の図面と共通する部分

は同じ番号で示し、それらの説明を省略する。

【0031】502は、充電回路201用の電源であり、501は電源502から充電回路201へ電源を供給する配線途中に配備されたスイッチング素子である。

【0032】図6に示す充電制御回路の充電動作を説明すると、CPU100bのポート1から充電開始を指示するハイレベルもしくはロウレベルの出力信号が出力される。これにより、充電回路201は充電動作状態となる。この時、同時にCPU100bのポート2から定期的にパルス信号を出力し、ワンショット回路101を入力する。このパルス信号が定期的に出力されている間のみワンショット回路101の出力信号がハイレベルを保持し続けるためスイッチング素子501が動作し、充電用電源502から充電回路201へ電力が供給される。これにより2次電池203が充電される。

【0033】従って、この場合もCPU100bが何らかの理由により暴走してワンショット回路101にパルス信号が出力されなくなると、ワンショット回路101の出力信号がロウレベルになり、充電用電源502よりの電力が供給されなくなる。このため、2次電池203への充電は自動的に停止する。又この場合、充電中でない時もCPU100bの出力ポート2からのパルス信号は出力したままでもさしつかえない。

【0034】以上説明したように本実施例によれば、CPUから定期的に発生されるパルス信号をリトリガブル・マルチバイブレータに入力し、そのリトリガブル・マルチバイブレータからの出力で充電の開始、停止をコントロールすることにより、CPUが何らかの理由により暴走する等してCPUが正常に機能しなくなった時、電池の充電を停止することができる。これにより電池の過充電による事故の発生を防ぐことができる。

【0035】次に図7を参照して本発明の第4実施例を説明する。

【0036】図7は本発明に係る第4実施例のインクジェット記録装置の概略構成例を示すブロック図である。

【0037】図7において、1はプログラマブル・ペリフェラル・インターフェース（以下、PPIとする）であり、ホストコンピュータから送られてくる指令信号（コマンド）や記録情報信号を並列受信してMPU2に転送すると共に、コンソール6の制御及びキャリッジホーム位置センサ7の入力処理等を行う。MPU（マイクロプロセッシングユニット）2は、記録装置内の各部を制御する。3は受信した信号を蓄えるためのRAM、4は文字や記号等の画像を出力するフォント発生用ROM、5はMPU2が実行する処理手順が格納された制御用ROMである。これら各部はアドレスバス17及びデータバス18を介してMPU2に接続されており、MPU2よりの制御信号によりそれぞれ制御される。

【0038】8は記録ヘッド12を搭載しているキャリッジを移動させるためのキャリッジモータ、10は被記

録材をキャリッジの移動方向に対して垂直方向に搬送するための紙送りモータ、13はキャップ部材を駆動して、後述の記録ヘッド12のインク吐出口（図示せず）に当接し、インク吐出口を外気より遮断するためのキャッピングモータをそれぞれ示す。15はキャリッジモータ8を駆動するためのドライバ、16は紙送りモータ10を駆動するためのドライバ、14はキャッピングモータ13を駆動するためのドライバである。上記コンソール6にはキーボードスイッチ及び表示ランプ等が設けられている。

【0039】上記ホーム位置センサ7はキャリッジのホーム位置近傍に設けられ、記録ヘッド12を搭載した該キャリッジがホーム位置に到達したことを検知するものである。9は記録用紙等の被記録材の有無、即ち、記録部に供給された否かを検知するシートセンサを示す。12は上述した所謂熱エネルギーを用いてインクに状態変化を起こさせることによりインクを吐出する方式のインクジェット記録ヘッドであり、この記録ヘッド12には吐出口（図示せず）、吐出用ヒータ（図示せず）等が設けられている。11は記録情報信号に応じて記録ヘッド12の吐出用ヒータを駆動するためのドライバを示す。

【0040】以上の構成において、MPU2は上記PPI1を介してコンピュータ等のホスト装置に接続されており、ホスト装置から送られてくるコマンド及び記録情報信号（印字データ）を受信してRAM3に記憶して記録動作を行う。これらの処理は制御用ROM5に記憶されている制御プログラムにより実行される。

【0041】このようなインクジェット（記録装置）プリンタでは、ホストコンピュータより周辺機器を初期化するために出力される初期化信号により割込みを発生し、現在実行中の処理を中断して初期化処理を行う。このため、例えばこのインクジェットプリンタが2次電池26の充電動作を実行している時に、この初期化信号がホストより入力されると、インクジェットプリンタのオペレータの意志に反してその充電処理を中断して初期化処理を行ってしまっていた。そこで、プリンタ側で、この初期信号を受け付け可能かどうかを設定できるようにして、充電動作の中断を防止できるようにしたのがこれから説明する実施例の趣旨である。

【0042】次に本実施例のインクジェット記録装置の電源部21について図8のブロック図を参照して説明する。尚、後述する実施例において使用される充電回路は、前述の第1～第3実施例で説明したのと同じ構成の充電回路であっても良いことはもちろんである。

【0043】図8において、22と26はこのインクジェット記録装置の駆動電源であり、22は交流の入力から直流の出力を得るためのAC-DC変換回路で、例えば、ACアダプタ等が用いられる。26は充電可能な2次電池である。23は電源切換回路で、上記2つの駆動用電源回路の内いずれか一方を選択しており、例えばア

ナログスイッチ或いは電源ジャック等が用いられる。尚、AC電源使用時及び2次電池26の充電時は、切換回路23は接点1側に、2次電池26による駆動時には接点2側が接続される。24は駆動用電源回路からのDC出力をインクジェット記録装置の各部に供給するのに適した電圧値に変換するためのDC-DC変換回路である。25は2次電池26の充電を行うための充電回路であり、この充電動作のオン/オフはPPI1の出力ポートから出力される充電オン/オフ信号19によって制御される（ハイレベルの時に充電）。

【0044】図9は第4実施例のインクジェット記録装置の制御動作を説明するフローチャートで、この処理を実行する制御プログラムはROM5に記憶されている。このフローチャートは装置の電源が投入され、制御用ROM5に記憶されている制御プログラムが起動されることにより開始される。

【0045】まずステップS21でパワーオン時の初期化処理として、PPI1の初期設定、RAM3の動作チェックと、その初期化及び制御用ROM5の動作チェック等を行う。更には、ディップスイッチやコンソール6の各種スイッチの状態のチェック、各処理において使用されるパラメータやフラグ等の初期設定を行う。尚、2次電池26を充電する方法としては、インクジェットプリンタを充電専用モードに設定して行う方法と、通常のプリンタとして動作させながら、2次電池26に電池容量の1/50程度の微小電流を印加することにより徐々に充電する（トリクル充電）方法とがあるが、この実施例では前者の方法により2次電池26を充電するものとする。

【0046】ステップS22では、このインクジェット記録装置が充電モードに設定されたかを調べる。この充電モードの設定は、例えばパワーオン後の所定の期間内にコンソール6のキースイッチ等を押下することにより行う。充電開始でない時はステップS23に進み、オンラインモードであることを確認した後、ステップS24でホストコンピュータからの記録情報が送られてくるのを待ち、記録情報が送られてきて記録開始が指示されるとステップS25に進んで記録動作を実行する。そしてステップS26に進み、記録処理を終了すると再びステップS24に戻る。尚、記録処理が終了した後、オンラインよりオフラインに切り替えられた時は、再度ステップS22に戻って充電指示が入力されるかを判別するようにしても良い。

【0047】一方、ステップS22で充電モードが指示されるとステップS27に進み、ホストより入力される初期化信号による割込みの発生を禁止する。次にステップS28に進み、電源切換回路23を端子1側に接続し、PPI1より充電信号19をオンにして出力する。これにより充電回路25が動作を開始し、2次電池26への充電が開始される。次にステップS29に進み、充

電中の2次電池26の電池電圧や電池温度の変化を検出するか、或いは2次電池26の充電に要する時間が経過したか等により、2次電池26が規定容量まで充電されたかどうかを判断する。そして規定の電池容量まで充電されたと判断するとステップS30に進み、ホストコンピュータよりの初期化信号による割込みの発生を可能にし、ステップS31で2次電池26の充電を終了する。

【0048】これにより、2次電池26の充電中にホストコンピュータよりの初期化信号が入力されても、その充電処理が中断されることはない。

【0049】図10は、前述の第4実施例における、ホストコンピュータよりの初期化信号による割込みの発生を防止する、他の実施例である第5実施例の回路構成を示す図である。

【0050】図10において、20はホストコンピュータから送信される初期化信号(INIT)信号、19はPPI1の出力ポートから出力される充電制御信号である。これら2つの信号はOR回路30に入力され、そのOR回路30の出力信号はMPU2の割込み信号の入力端子に接続される。

【0051】以上の構成において、INIT信号20はロウレベル状態で有効となり、充電制御信号19はハイレベルの状態で充電モードとなり、ロウレベルで記録モードとなるとする。まず充電モードではOR回路30の出力は充電制御信号19によりハイレベルとなり、例えばホストコンピュータより初期化信号が入力されてもMPU2に割込みが発生しない。

【0052】従って、充電モードではホストコンピュータより初期化信号(INIT信号)20が送信されてもインクジェット記録装置側で無視されるため、初期化割込みの発生によって2次電池26の充電処理が中断されることがない。

【0053】一方、記録モードの場合は、充電制御信号19はロウレベルであるため、ホストコンピュータよりINIT信号20がロウレベルで送られてくるとOR回路30の出力はロウレベルとなり、INIT信号20による割込みが発生する。これにより、インクジェットプリンタの制御系が初期化される。

【0054】図11はコンソール6に設けたデイップスイッチ等のセクタによって初期化(INIT)信号による割込み処理を行う回路構成を示す図である(第6実施例)。

【0055】図11において、31は割込みを禁止するかどうか選択するためのセクタスイッチで、片方の接点は接地され、もう一方の接点は抵抗32を通して+5V電源にプルアップされ、更にPPI1の入力ポートへ接続されている。

【0056】図11において、セクタスイッチ31がオフの場合、上記PPI1の入力ポートは+5V、即ちハイレベルとなる。一方、セクタスイッチ31がオン

の場合、PPI1の入力レベルは0V、即ちロウレベルとなり、2値の設定が可能となる。ここで例えば、セクタスイッチ31をオフにした場合は、INIT信号による割込み処理の禁止を行うものとする。又、セクタスイッチ31をオンした場合には、INIT信号による割込み処理を禁止しないように設定する。

【0057】図12は、第6実施例のハード構成におけるMPU2の制御を示すフローチャートで、この処理を実行する制御プログラムはROM5に記憶されている。

10 【0058】図12のフローチャートにおいて、ステップS41～S46は図9のステップS21～S26と同じであるため、それらの説明を省略する。

【0059】ステップS42で充電モードの時はステップS47に進み、スイッチ31の状態を読み込み、ホストコンピュータよりの初期化信号による割込みが許可されているかどうかをみる。即ち、PPI1の入力ポートに入力された信号レベルがハイレベルであれば割込みを禁止しており、ロウレベルであれば割込みを禁止しないと判断する。この入力ポートの信号がハイレベルであればステップS48に進み、初期化信号によるインタラプトの発生を禁止してステップS49に進む。そして前述の図9のステップS28、S29と同様にして、ステップS49、S50で2次電池26を充電する。こうして充電が終了するとステップS51に進み、ホストコンピュータよりの初期化信号による割込みの発生を許可してステップS52で充電処理を終了する。

【0060】以上説明したように本実施例によれば、装置のコストを上昇させることなく、充電動作の誤停止を防止して、装置の操作性を向上できる。

30 【0061】尚、この実施例ではインクジェットプリンタの場合で説明したが本発明これに限定されるものでなく、例えば通信装置や各種端末機器等のように、ホストコンピュータ等の外部機器よりの初期化信号を入力して初期化する全ての電子器機器に適用できる。

【0062】また、本発明は複数の機器から構成されるシステムに適用しても、1つの機器からなる装置に適用しても良い。また、本発明はシステム或は装置に、本発明を実施するプログラムを供給することによって達成される場合にも適用できることは言うまでもない。

40 【0063】

【発明の効果】以上説明したように本発明によれば、充電を制御する回路が制御不能になった場合、電池への充電電流を遮断して電池の過充電を防止できる効果がある。

【0064】又他の発明によれば、接続されている外部機器よりの初期化信号が入力された場合でも、電池の充電処理を中断しないため、電池が充電されない状態で充電処理が中断することがなくなる。

【図面の簡単な説明】

50 【図1】本発明の第1実施例の充電制御回路の構成を示

すブロック図である。

【図2】従来の充電制御回路の構成を示すブロック図である。

【図3】本発明の第1実施例のCPUの充電処理を示すフローチャートである。

【図4】本発明の第1実施例のCPUにおける割込み処理を示すフローチャートである。

【図5】本発明の第2実施例の充電回路の構成を示すブロック図である。

【図6】本発明の第3実施例の充電回路の構成を示すブ 10
ロック図である。

【図7】本発明の第4実施例のインクジェットプリンタの概略構成を示すブロック図である。

【図8】本発明の第4実施例のインクジェットプリンタの充電制御回路の構成を示すブロック図である。

【図9】本発明の第4実施例のMPUにおける処理を示すフローチャートである。

【図10】本発明の第5実施例におけるMPUへの割込み信号の入力回路を示す回路図である。

【図11】本発明の第6実施例による割込み処理を行う 20

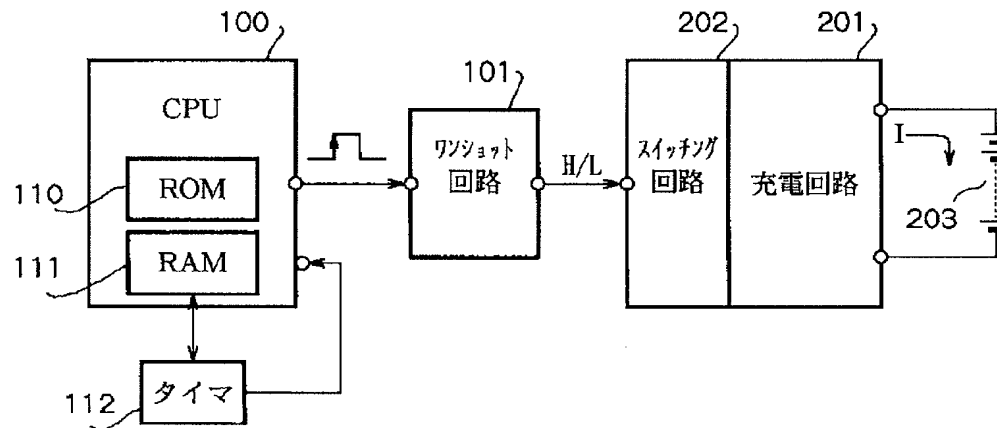
回路構成を示す図である。

【図12】本発明の第6実施例のMPUにおける処理を示すフローチャートである。

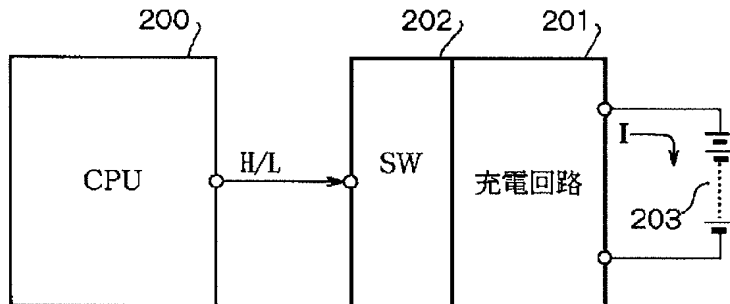
【符号の説明】

2 MPU
3, 111 RAM
19 充電用制御信号
20 初期化信号 (INIT)
23 電源切換回路
25, 201 充電回路
26, 203 2次電池
30 OR回路
31 セレクタ (スイッチ)
100, 100a, 100b CPU
101 ワンショット回路
110 ROM
112 タイマ
202 スイッチング回路
501 スイッチング素子
502 充電回路用電源

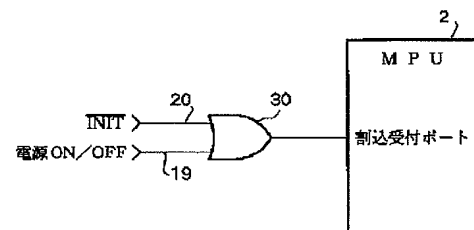
【図1】



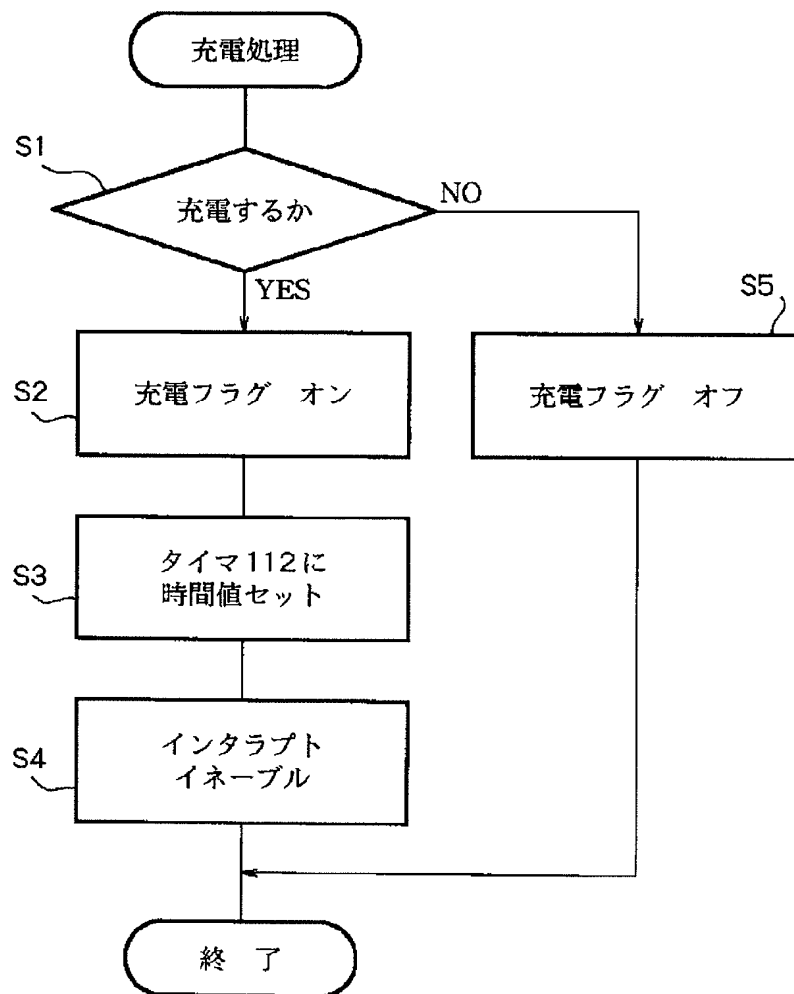
【図2】



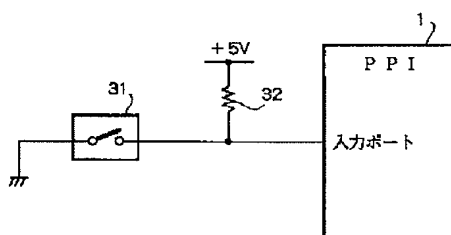
【図10】



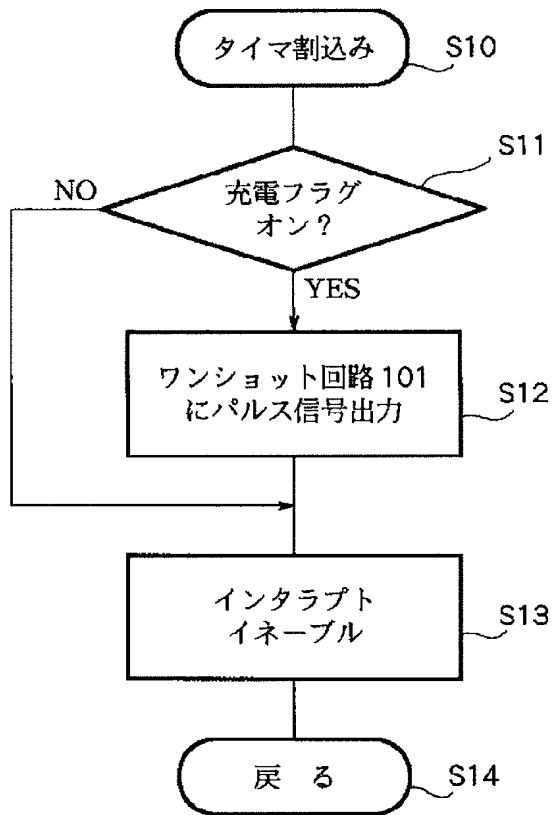
【図3】



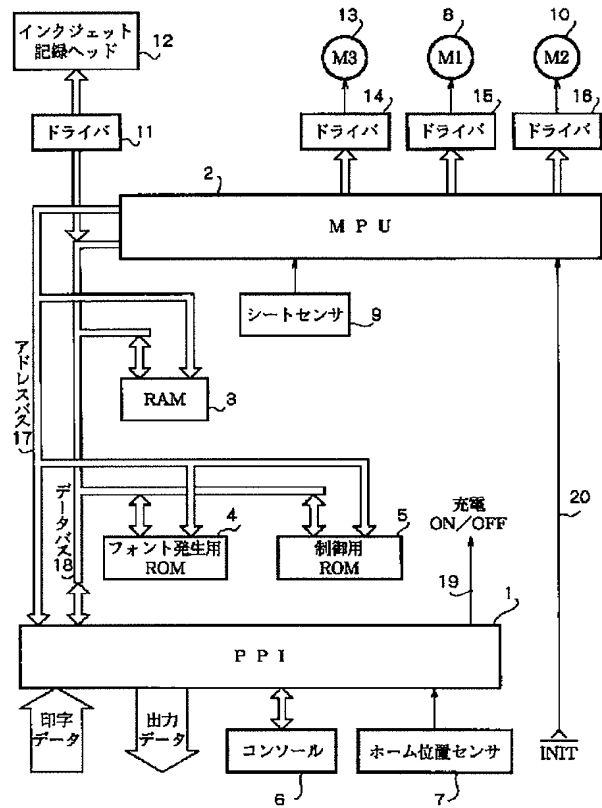
【図11】



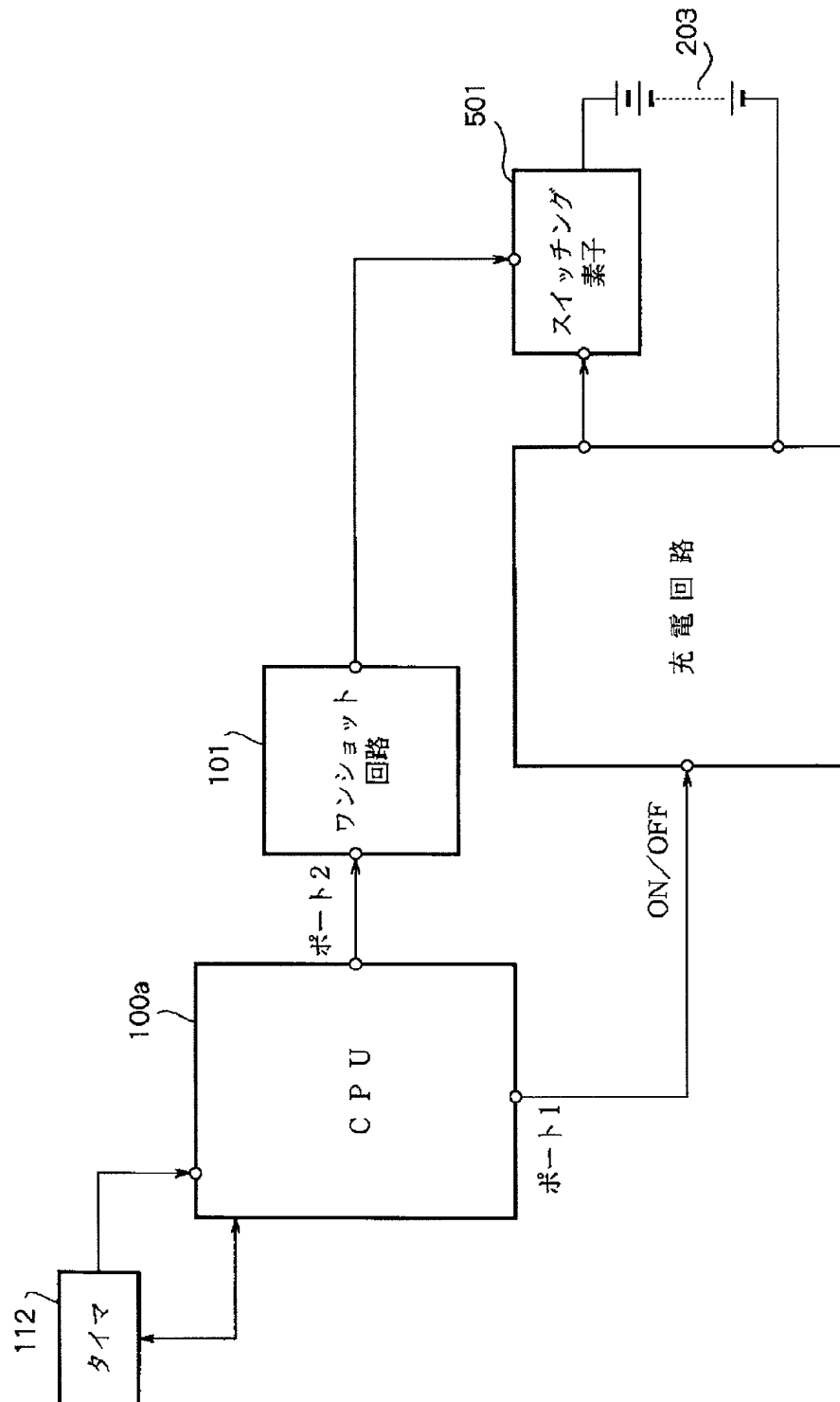
【図4】



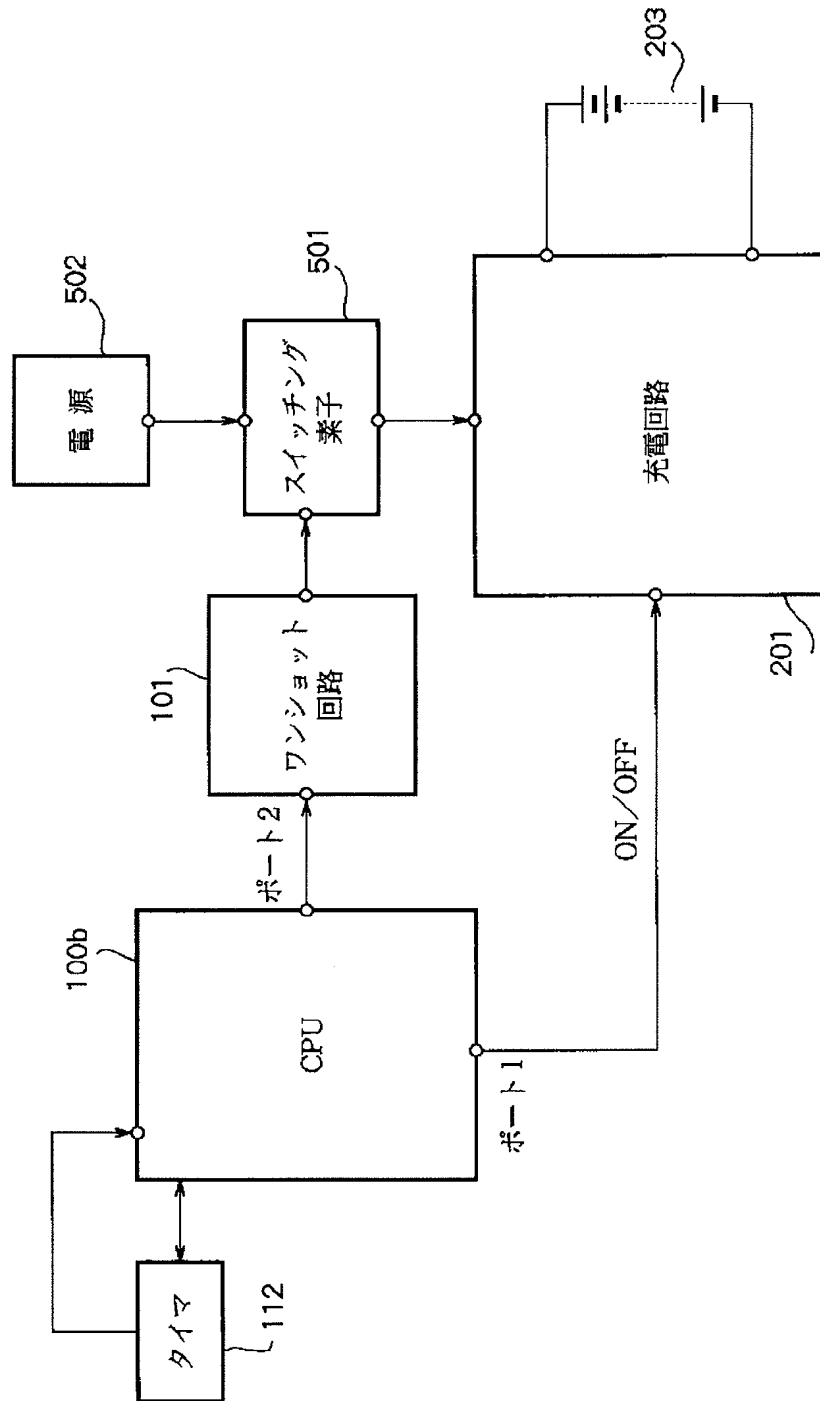
【図7】



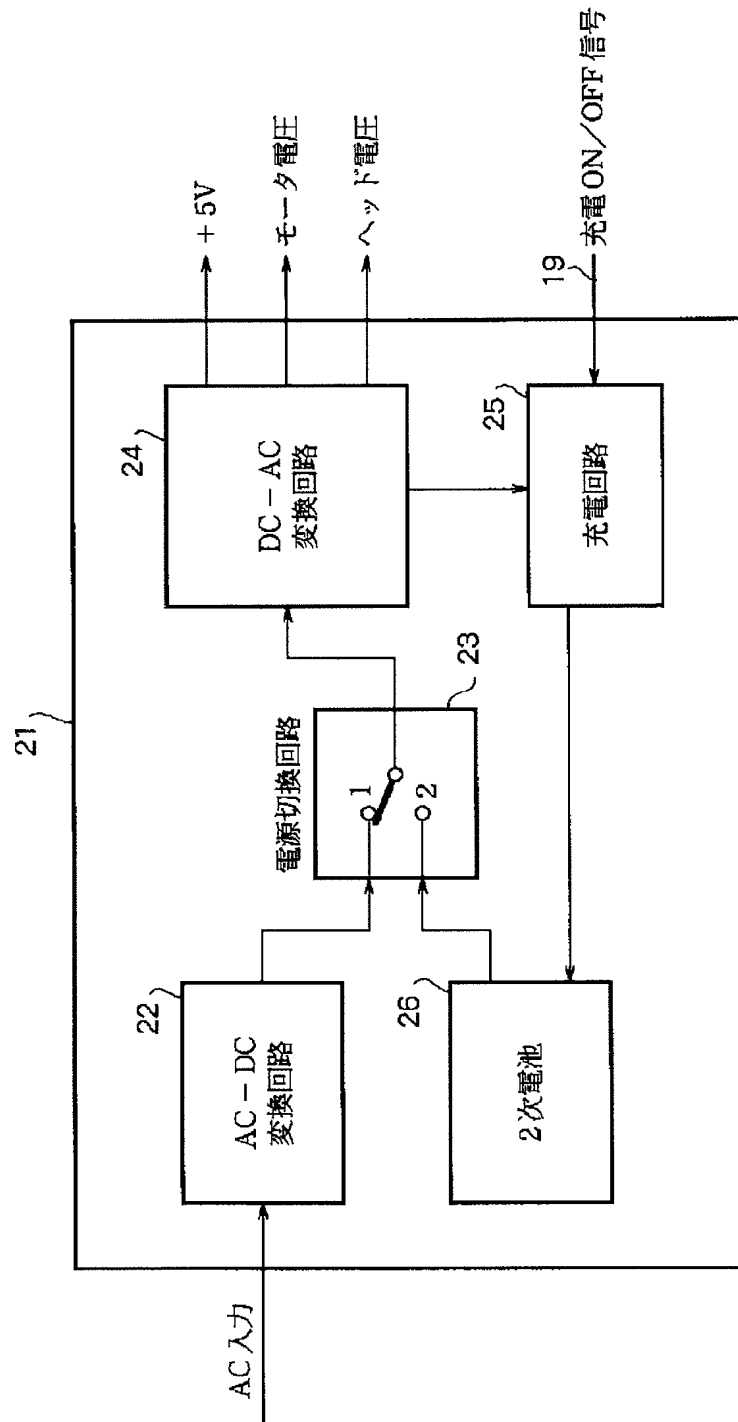
【図5】



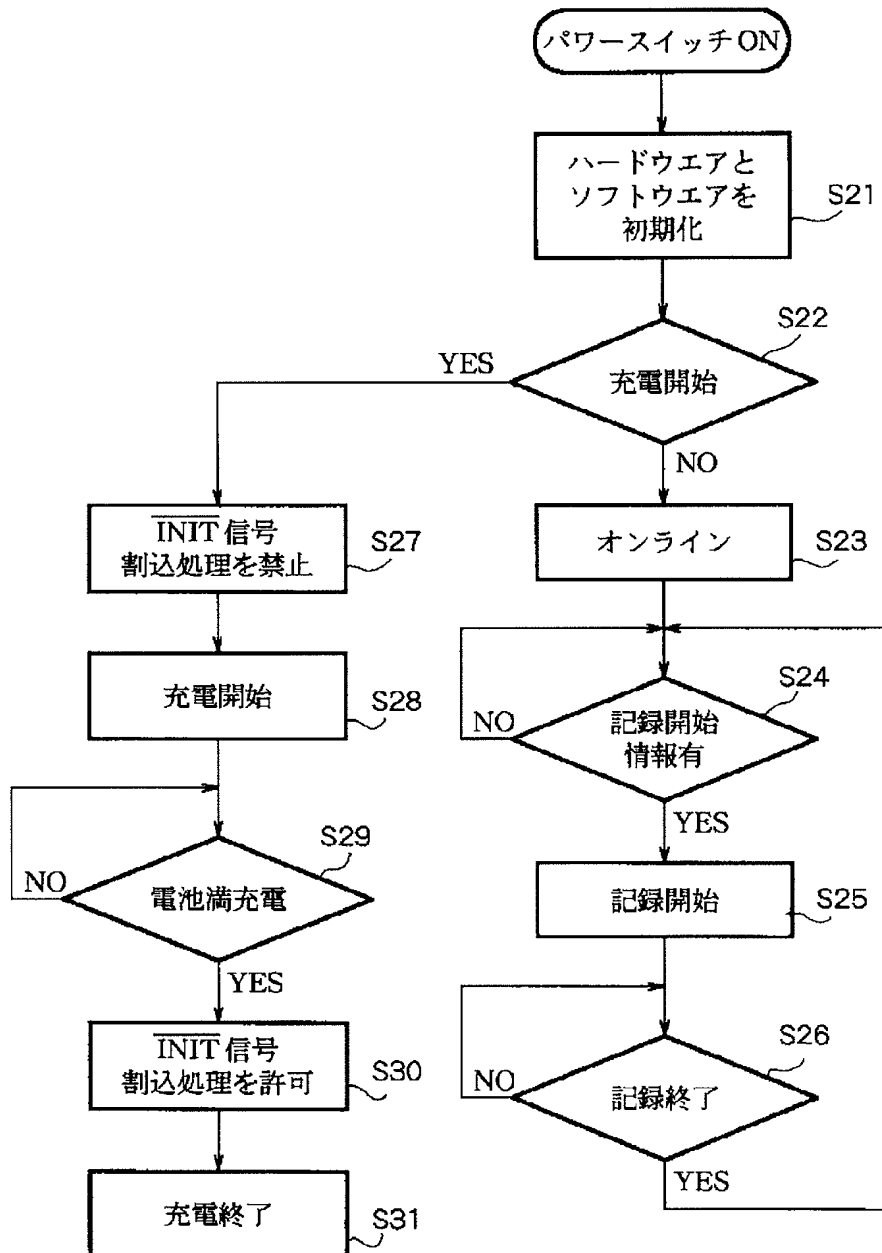
【図6】



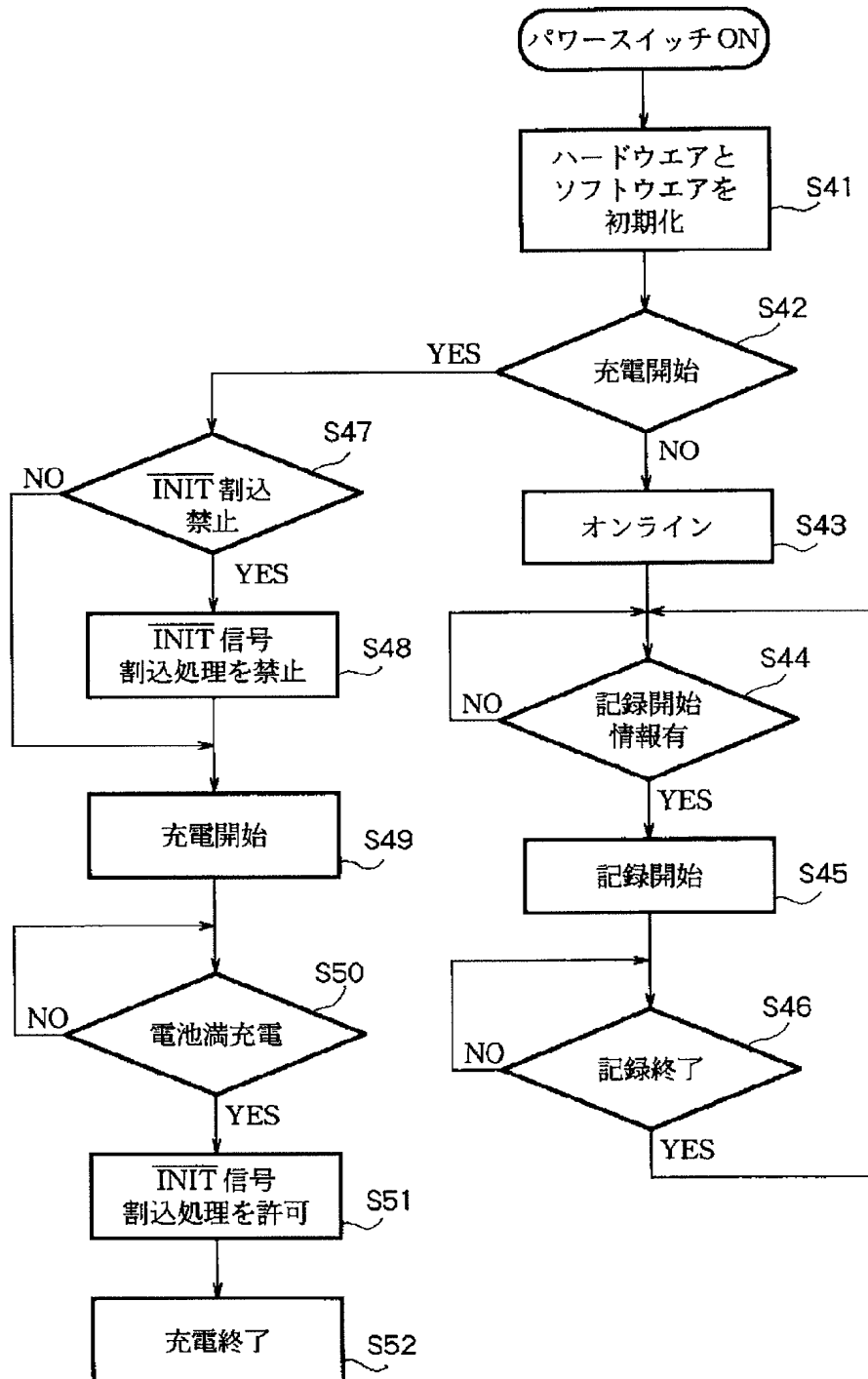
【図8】



【図9】



【図12】



フロントページの続き

(72)発明者 栗林 明
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 堀米 英雄
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内